

プラズマ CVD 法による炭素含有 Si 酸化膜の室温作製とその特性評価

【研究目的】半導体集積回路で配線やデバイスを分離する層間絶縁膜には、その絶縁性から長い間 SiO₂ が用いられてきた。最近では高集積化により生じる信号遅延を防ぐために低誘電率 (low-*k*) の炭素含有 Si 酸化膜 (SiOCH 膜) が導入され、ナノスケールのポアを持つ多孔質な次世代 low-*k* 材料の開発も行われている。これら層間絶縁膜の作製では、良好な絶縁性を得るために成膜中の基板加熱や成膜後の熱処理が必要とされる。我々は、このような Si 系酸化膜作製プロセスの低温化を目指し、プラズマ CVD 法による SiOCH 膜の室温作製に取り組んでいる。良好な絶縁性を持った SiOCH 膜の室温作製技術は層間絶縁膜だけでなく、低温プロセスを必要とするデバイスへの応用も期待される。本研究では、室温作製した SiOCH 膜の構造および電気特性を評価し、絶縁材料としての可能性を検討した。

【方法】SiOCH 膜はリモートプラズマ CVD 装置を用いて非加熱の Si 基板上に作製した。原料としてテトラエトキシシラン (TEOS) と Ar を用い、50–400 W の RF 電力 (13.56 MHz) を印加してプラズマを発生させた。得られた膜はエリプソメトリ、XPS、FT-IR、フッ酸水溶液エッチング、リーク電流測定、キャパシタンス測定によって評価した。さらに、熱的安定性を調べるための熱処理を真空中 ($\sim 10^{-3}$ Pa)、200–1000 °C にて行った。

【結果】SiOCH 膜の膜質は RF 電力によって大きく変化し、低 RF 電力で炭化水素基を多く含んだ高炭素濃度の SiOCH 膜が形成された。最も RF 電力の低い 50 W で成膜した膜の組成を XPS スペクトルから見積もると、SiO_{1.53}C_{0.87}H であった。このとき基板温度は 30 °C、成膜速度は 2.3 nm/min で、ナノメートルレベルの膜質制御が可能な室温成膜が実現している。RF 電力による炭化水素基の含有量変化は膜特性に大きな影響を及ぼした。図 1 にエッチングレートとリーク電流密度 (@ 0.2 MV/cm) を、FT-IR スペクトルから得られた C-H_n/Si-O-Si 吸収強度比に対してプロットしたグラフを示す。Si-O-Si ネットワークに占める炭化水素基の割合が増加するにつれて、エッチレートを急激に上昇している。このことは、膜中に炭化水素基が多く取り込まれることで、多孔質で低密度な膜になることを示唆している。

最も低密度な膜は、膜厚が 130 nm と薄いにもかかわらず 7×10^{-10} A/cm² という低リーク電流密度を示した。この値は 500 nm の熱酸化 SiO₂ 膜と比べても 2 桁程度しか変わらず、室温で良好な絶縁性を持った膜が得られた。室温作製した SiOCH 膜の構造および電気特性は 400 °C の熱処理に対してもほとんど変化することなく、耐熱性を有することも明らかとなった。したがって、プラズマ CVD 法により室温成膜した SiOCH 膜は低密度な絶縁膜として様々な用途への応用が期待される。

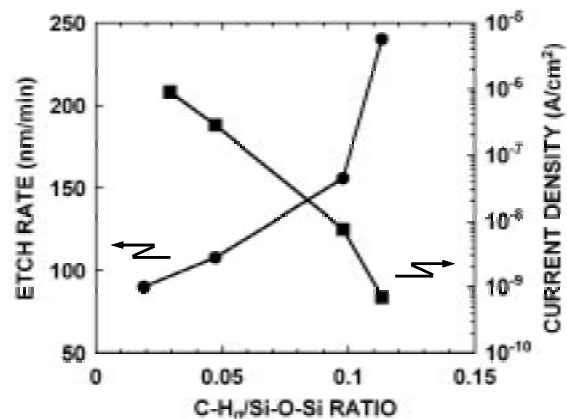


図 1 エッチングレートおよびリーク電流密度の C-H_n/Si-O-Si 吸収強度比依存性